

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-044115

(43)Date of publication of application : 14.02.1997

(51)Int.Cl.

G09G 3/34

H04N 9/12

(21)Application number : 08-151399

(71)Applicant : TEXAS INSTR INC <TD>

(22)Date of filing : 12.06.1996

(72)Inventor : JONES GIRAULT W JR
MARSHALL STEPHEN W
BURTON MARK L

(30)Priority

Priority number : 95 168 Priority date : 13.06.1995 Priority country : US

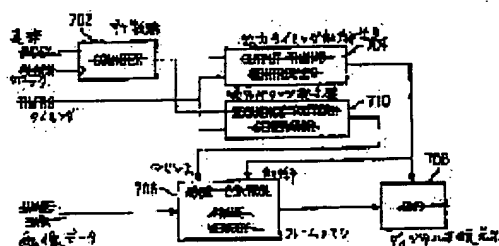
(54) SYSTEM AND DEVICE FOR DISPLAY FRAME PERIOD CONTROL OVER VIDEO DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To control the display synchronism of one frame of video data by determining the display synchronism of respective sections of a frame sequence pattern on the basis of measured frame synchronism and a selected frame sequence pattern, loading part of image data into a spatial optical modulator, and selectively modulating incident light by the spatial optical modulator.

SOLUTION: The actual frame period of a color rotary disk is measured by a counter 702. The output of the counter 702 is used to communicate the color rotary disk frame cycle to an output timing controller 704. The output timing controller 704 generates a timing signal, which determines the time when data is read out of a frame memory 706 and sent into a DMD 708. The optimum sequence pattern representing individual bit plane constituting an image frame changes depending upon a usable frame time. Optical illusion is expected to be reduced by using a series of respective sequence patterns alternately.

BEST AVAILABLE COPY



LEGAL STATUS

[Date of request for examination]

30.05.2003

[Date of sending the examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-44115

(43) 公開日 平成9年(1997)2月14日

(51) Int. Cl. ⁶	識別記号	片内整理番号	P I	技術表示箇所
G 0 9 G 3/34		4237-5H	G 0 9 G 3/34	Z
H 0 4 N 9/12			H 0 4 N 9/12	A

審査請求 未請求 請求項の数 2 O L (全 8 頁)

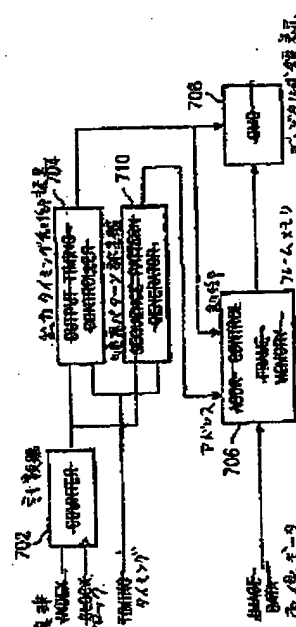
(21) 出願番号	特願平3-151399	(71) 出願人	590000879 テキサス インストルメンツ インコーポレイテッド アメリカ合衆国テキサス州ダラス、ノース セントラルエクスプレスウェイ 13500
(22) 出願日	平成8年(1996)6月12日	(72) 発明者	ギラウルト ダブリュ. ジョーンズ, ジュニア アメリカ合衆国テキサス州キャロルトン, コルドバ 2123
(31) 優先権主張番号	0 0 0 1 6 8	(72) 発明者	スティーブン ダブリュ. マーシャル アメリカ合衆国テキサス州リチャードソン, チェイエンヌ ドライブ 1408
(32) 優先日	1995年6月13日	(74) 代理人	弁理士 浅村 皓 (外3名)
(33) 優先権主張国	米国 (US)		最終頁に続く

(54) 【発明の名称】 ビデオ表示装置の表示フレーム同期制御システム並びに装置

(57) 【要約】

【課題】 CRTを使用しないビデオデータの表示同期制御方法並びにシステムを提供する

【解決手段】 色回転板を使用する表示システムに於いて、色回転板の速度を測定して表示同期を決定する。この表示同期に基づき画像データの表示に使用されるフレーム同期の部分を選択し、かつ表示される画像の錯視を最少とするように、表示される画素を少なくとも二ビット以上に分割して表示装置に転送し、また最適なフレーム順序パターンを選択する。



(2)

特開平9-44115

1

【特許請求の範囲】

【請求項1】 ビデオデータの表示周期をビデオ信号のフレーム速度に整合させるように制御するための方法であって：ビデオ信号のフレーム周期を測定し；前記ビデオ信号の前記フレーム周期に基づいて最適フレーム順序パターンを、該順序パターンがその期間中に画像データの一位ビットが表示される一連の区切りを含むように選択し；前記フレーム順序パターンの前記区切りの各々の表示周期を前記測定されたフレーム周期並びに前記選択されたフレーム順序パターンに基づいて決定し；前記画像データの10 一部を空間光変調器の中にロードして、前記空間光変調器が入射光を選択的に変調するようにし；そして前記フレーム順序パターンの前記区切りの各々に対して前記ロード手順を繰り返す、以上の手順を含む前記方法。

【請求項2】 表示システム用表示制御装置であって：ビデオ信号の周期を測定するための計数器と；画像の各々の画素に対して少なくとも二ビットのデータを含む画像データを格納するためのフレームメモリと；前記画像データを前記フレームメモリから受信し、前記画像データに20 応答して光を変調するための交換光変調器と；前記フレームメモリから前記交換光変調器への前記画像データの転送を制御するための順序パターン発生器で、前記計数器で測定された色回転板の周期に基づいて、各々の画素の前記少なくとも二ビットのデータが転送される順番を変更する、前記順序パターン発生器と；そして前記画像データの前記フレームメモリと前記空間光変調器との間の転送を、前記計数器で測定されたビデオ信号の周期に基づいて制御するための、出力タイミング制御装置とを含む、前記表示制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表示システムの分野に係わり、更に詳細には色フィルタ回転板を使用する、テレビ並びにコンピュータビデオグラフィックスビデオ表示システムに関する。

【0002】

【従来の技術】典型的なビデオ並びにコンピュータグラフィックス表示システムは、陰極線管（CRT）を用いて電気的ビデオ信号を発光像に変換している。その最も基本的な形式は、CRTがアナログ装置であって発光体スクリーンに向けて電子の流れを放出するように設計された電子銃を含む。電子の流れは二対の直交する電荷プレート20 の間を通過した後スクリーン上に衝突する。二組のプレートは電場を生成するために用いられ、これは電子の流れを偏向させて電子の流れがスクリーン上の選択された場所に衝突するようにしている。典型的な単色ラスタ走査システムでは、輝度信号がCRTの銃に供給されて電子流の強度を制御し、そしてタイミング信号が二組のプレートに供給されて電子の流れがスクリーンに衝

2

突する場所をスクリーン全体に渡って一行づつ上から下まで導引する。

【0003】典型的なCRTを用いるテレビシステムは、画像データを画素の直列の流れとしてそれが受信された通りに表示する。垂直並びに水平同期信号は、画像データに沿って符号化され、CRT板上の電荷を変化させるために使用され、これによって電子流をCRTスクリーン上の適切な点に導く。ビデオ信号の中で符号化された同期信号はCRT電子銃の照準を長時間で制御するため、CRTを使用した表示装置は異なるフレーム速度を具備する入力ビデオ信号に容易に適合出来る。例えば、コンピュータで使用するCRTは種々のフレーム速度、例えば60、66、72及び75Hzで動作しなければならないが、一方でPALまたはSECAMテレビは50Hzで動作する。更に、ビデオ源はその特定のフレーム速度の付近でずれる場合がある。例えば、仮にビデオテープが引き延ばされていると、ビデオ信号のフレーム速度は減少するであろう。しかしながら、ビデオ信号の中で符号化されているビデオタイミング信号は、プレート上の電荷をより遅いフレーム速度で変更するので、CRTを使用した表示システムは自動的により遅いフレーム速度に適合する。

【0004】

【発明が解決しようとする課題】本発明によれば、ビデオデータの1フレームの表示周期を制御するための方法並びにシステムが提供されており、これは表示システムの動作を効率的に制御する。本発明のひとつの実施例によれば、ビデオ信号のフレーム速度が測定され、最適フレーム順序パターンがそのビデオ信号周期の長さに基づいて生成される。フレーム順序パターンは、その画像フレームの各部分の期間中に、どの画像ビットが表示されるかを決定する。ひとつの画像ビットが順序パターンの各々の区切りの間表示される。フレーム順序パターンの各区分切りに対する表示周期は、フレーム順序パターンがそのビデオ信号フレーム周期に効率的に適合するようにスケーリングされ、そして画像データはそのスケーリングされたフレーム順序パターンに従って表示される。

【0005】

【課題を解決するための手段】本発明の別の実施例によれば、色回転板のフレーム周期が測定され、最適フレーム順序パターンが色回転板周期の長さに基づいて生成される。フレーム順序パターンは、画像フレームの各部分の間どの画像ビットが表示されるかを決定する。ひとつの画像ビットが順序パターンの各々の区切りの間表示される。フレーム順序パターンの各区分切りに対する表示周期は、フレーム順序パターンがその色回転板フレーム周期に効率的に適合するようにスケーリングされ、そして画像データはそのスケーリングされたフレーム順序パターンに従って表示される。

【0006】本発明の別の実施例によれば、計数器を使

(3)

特開平9-44115

3

用してビデオ信号の周期を測定する。測定されたビデオ信号の周期は、順序パターン生成器で用いられ、各々の画像ビットの表示周期の各区切りの間隔を決定する。出力タイミング制御器は、順序パターンの各区切りの間隔のスケールリングを行い、表示システムが全ビデオ信号フレーム周期を効率的に使用出来るようにしている。

【0007】本発明の別の実施例によれば、計数器を使用して色回転板の周期を測定する。測定された色回転板の周期は、順序パターン発生器で用いられ、各々の画像ビットの表示周期の各区切りの間隔を決定する。出力タイミング制御器は、順序パターンの各区切りの間隔のスケールリングを行い、表示システムが色回転板フレーム周期を効率的に使用出来るようにしている。

【0008】本発明並びにその特長を更に完全に理解するために、添付図と関連して以下の説明を参照する。

【0009】

【発明の実施の形態】非CRT表示システムは、ビデオ信号に含まれている以外のタイミング信号を必要とする。例えば、フレームアドレス指定表示装置は典型的には画像データの一フレームを蓄積し、そして全フレームを一度に出力する。フレームアドレス指定方式のテキサスインスツルメント製デジタル式鏡素子(DMD)を用いた基本的な表示システムは、図1に示されるように、入力画像データ102の各々の画素をデジタル化し、これらのデジタル化された画像データを入力画像データ102の全フレームが受信されるまで格納する。DMDを用いた表示システムは次に全画素に対して画像データの一ビットをDMD104の中にロードし、同時にDMD鏡全ての位置を変更して光源106からの光が選択的に反射されて表示スクリーン108に向かうようにする。投影レンズ112は画素画像の焦点を表示スクリーン108上に合わせる。DMDを用いた表示システムは画像データの各々のビットをシリアルに表示する。全ての画素に対する画像データの一ビットは「ビットプレーン」と呼ばれる。画像データが画素シリアル、ビットパラレル形式で受信され、そして画素パラレル、ビットシリアル形式で表示されるので、DMDを用いた表示システムは、各々のビットプレーンが表示される時機を制御するために新たなタイミング信号の組を生成しなければならない。

【0010】追加のタイミング信号は各々のビットプレーンがDMDの中にロードされる時を制御するが、これは通常は入力ビデオフレーム周期を測定し、そして入力ビデオフレーム周期を多重ビットプレーン周期に分割する事によって生成される。米国特許第5,278,652号、1993年3月23日公報、名称「パルス幅変調表示システム内で使用するためのDMD構造並びにタイミング」が教えるように、灰色色調画像は、ビットプレーン周期の重み付けを、入力ビデオデータの二進数と同じに合わせることで生成される。例えば、最上位ビ

4

ット(MSB)に対応するビットプレーンは次位ビットプレーンの周期の二倍の間表示される。図2は一フレーム周期を8ビット周期に分割する場合の詳細な時間線を示す。

【0011】全色カラー画像を単一のDMD投影機で生成するために、ひとつの色回転板102を使用して光源106からの光に順番にフィルタを掛ける。順次色表示システムは、図1に示されるように、図2から三つの色フレーム周期を、各々の色に対してひとつ使用して、全色カラー画像の単一表示フレームを生成する。DMDはフィルタを掛けられた光を透過して、各々の色周期の間に単色画像を生成する。人間の目は順番に続く単色周期からの光を統合し、多重色画像の印象を与える。色回転板は3つ以上の区切りを含むはずである。例えば、図3の色回転板302は移動物体を表示する際に生じる、人工的な錯視を削減するために使用される。図3の色回転板302は三つの色フィルタを四つのフィルタ区切りに分割している。図3の色フィルタは図4の時間線に従って光にフィルタを掛けるものである。

【0012】実際の表示装置はビデオ源のフレーム速度の僅かな変動を調整できるものでなくてはならない。もしも表示装置が入力フレーム速度の補償が出来なければ、その表示システムはしばしば画像データを失うかまたは品質を低下させ、またはシステムが出力フレームの間でアイドルリングしてしまうため、表示の効率が低下するであろう。入力ビデオフレーム速度の変動に加えて、色回転板を具備した表示システムはまた、色回転板速度のズレにも適合しなければならない。もしも色回転板が一時的に速く回転すると、出力フレーム周期を短縮して色回転板の一回転の周期と整合されなければならない。もしも出力フレームが色回転板の回転と整合するように短縮されない場合は、ビデオデータの第一フレームからのビデオデータが、色回転板が第二回目の回転を開始した後に表示されるであろう。ビデオデータの一フレームをひとつの色回転板周期から次に繰り越すことにより、画像データと色回転板を通過する光の色との間の関係が破壊され、その結果第一色の画像データが第二色の画像を生成するために使用されてしまう。もしも色回転板が一時的にゆっくりと回転すると、表示される出力フレームは色回転板が全フレーム周期を終了する前に完了してしまうであろう。これは結果として、表示システムが画像データの次のビットプレーンの表示を開始するまで非効率なアイドル周期を生じることになる。同様の整列誤差が隣接する色フィルタの境界部分で生じる。

【0013】ひとつの解決法は、単純に出力フレーム周期を短くして、色回転板が次のフレーム周期を開始する前に確実にDMDがデータの一フレームの表示を終了するようにし、空白周期を出力フレーム周期の終わりと色回転板の次の回転が開始するまでの間に挿入することである。この方法はひとつの出力フレーム周期がひとつの

(4)

特開平9-44115

5

色回転板周期を過ぎることは防止するが、空白周期に比例する量だけ表示される画像の輝度を減ずる。例えば、仮に入力ビデオフレーム速度が59.94Hzで、色回転板が正常な入力ビデオフレーム速度に対して+/-1Hz変化する事を許容されているとすると、色回転板周期は16.41ミリ秒から16.96ミリ秒変動する。もしも表示システムが色回転板周期に対して何処でも16.41ミリ秒から16.96ミリ秒を許容しなければならず、しかも各々の色周期の長さが等しいことが要求されているとすると、色回転板周期の15.3ミリ秒しか使用されない。もしも実際の色回転板周期が16.96ミリ秒とすれば、色回転板の不確実性により表示システムの効率は9.8%低下する。

【0014】図5は三区切り色回転板を使用した表示システムの動作を示す四本の時間線を図示する。最初の三本の時間線の各々は区切りに分割されており、三色フィルタのどれが使用中であるかを表している。第一時間線502は色回転板が正常速度で回転し、赤(R)、緑(G)、そして青(B)光を生成していることを図示する。第二時間線504は10%遅く回転している色回転板に対する色周期を図示する。第三時間線506は10%速く回転している色回転板に対する色周期を図示する。第四番目の時間線508は、その期間中に三色の各々が表示される表示周期を示す。図5の中で示している10%の回転誤差は図示することを目的として誇張されている。通常は周期長の中で2%未満の誤差が存在する。

【0015】改善された表示システムは実際の色回転板周期を測定し、表示フレーム周期を実際の周期と一致するように調整する。色回転板周期を測定することにより、表示システムが各々の表示フレーム周期を実際の色回転板周期と一致するように変えることが可能となる。基本実施例では、表示制御装置が色回転板フレーム周期を測定し、データの各ビットに対して測定されたフレーム周期に重みを付けて分配したものに等しい表示周期を割り当てる。例えば、各々の色に対して8ビットを使用する三色システムに於いて、LSBには全色回転板フレーム周期の1/(3*255)に等しい周期が割り当てられる。

【0016】先の説明ではデータの各ビットプレーンはひとつの連続した時間区切りの中で表示されるものと仮定してきた。見る人の目または表示された画像内の物体、いずれかの動きにより生成される残像があるため、ほとんどのビットプレーンは実際は多数の非常に短い時間周期の間表示されている。ビットプレーンを短い区切りに分解することにより、また水平方向分割リセットが容易になる、これはDMDの入力データ帯域幅として必要なピーク値を周期的に低くする技術であって、いつも一回にはDMDの小さな部分のみがロードされるように、DMDの一部を独立にロードする事で実現される。

6

各ビットプレーンの短い区切りが表示される順番は、順序パターンと呼ばれている。各々の画素に対して24ビットを使用する典型的なDMD表示システムでは、各フレーム毎に300回以上画素の中にデータをロードしている。図6は単純な単色順序パターンの時間線を図示する。図6に於いて、画像データビット4から7は複数の区切りに分割され、表示時間線の全体に分配されている。画像データビット0から3は単一区切りの間に表示される。

【0017】画像データをロードする最適順序は、画像品質と処理オーバーヘッドとの兼ね合いであり、また表示される画像の型式と表示フレーム周期によって変化する。従ってフレーム周期が変化すると、表示順序もまた画像品質を最大にするために変えられる。ここまで色回転板内での誤差を修正する事を強調してきたが、フレーム速度の大幅な変化も種々のビデオ形式の選択如何によって生じる。例えば、欧州テレビシステムは通常50Hzフレーム速度を使用するが一方で、コンピュータで生成されたグラフィックは75Hzのフレーム速度を有する。従って、表示システムは、フレーム速度の小さな変動を補償するのみならず、フレーム速度のステップ的な大きな変化をも補償出来なければならない。これらの大きな変化こそが、画像ビットを表示区切りに分割するために用いられている順序パターンを変更することにより典型的な利益を得る。

【0018】図7に示される、本発明を使用した表示制御装置のひとつの実施例によれば、色回転板の実フレーム周期が計数器702で測定される。計数器702の出力は色回転板フレーム周期を出力タイミング制御装置704に通信するために使用される。出力タイミング制御装置704はタイミング信号を生成し、これはデータがフレームメモリ706から読み出され、DMD708の中に送られる時機を決定する。先に説明したように、画像フレームを構成する個別のビットプレーンを表示する最適順序パターンは、使用できるフレーム時間に依存して変動する。画像錯視もまた一連の各々の順序パターンを交互に使用することにより減らされるはずである。

【0019】DMDを用いた表示システムのいくつかの実施例、例えば米国特許連続番号第T1-20669号、は入力ビデオデータを広範なフレーム速度に渡って表示するように設計されている。例えば、ある表示システムは49Hzから75Hzの間のフレーム速度を有する入力ビデオを表示するように設計されている。この広い入力フレーム速度に渡って動作し、しかも色回転板を回転させる色回転板モータの範囲越えを制限するため、表示システムはスローク同期モードで運転される。スローク同期モードは、米国特許連続番号第T1-20091号、1995年6月8日登録、の教えるところによれば、各ビデオフレーム周期の間に色回転板が5/6回転することしか要求しない。ひとつの実施例によれば、

(5)

特開平9-44115

7

は、表示システムは入力フレーム速度が63Hzを超えると常にスポーク同期モードに入る。スポーク同期モードは表示システムに対して49Hzから75Hzの間の表示フレームを表示する一方で、色回転板速度を49Hzから63Hzの間に制限することを可能とする。

【0020】図7の表示制御装置に於いて、色回転板基準信号の間の10MHzクロック周期の数を計数し、色回転板周期を0.1ミリ秒に最も近く決定する。10MHzクロックを使用することにより、色回転板周期を表す二進数ワードをおよそ45回計数する事で色回転板速度を49Hzから63Hzまで変化させることができる。これらの45の異なるコードを用いて色回転板周期を出力タイミング制御装置704並びに順序パターン発生器710に通信する。ひとつの実施例によれば、計数器出力の下位6ビットを使用して色回転板フレーム周期を表す。これらの6ビットは出力タイミング制御装置704に入力されて各々のデータビットの表示周期を決定し、また順序パターン発生器710に送られてどの順番でデータビットが表示されるかを決定する。計数器702からの周期ワードの下位6ビットに加えて、出力タイミング制御装置704及び順序パターン発生器710は各々タイミング信号を受信し、これによりフレームのどの部分が表示されているかを判定することが可能となる。ひとつの実施例によれば、タイミング信号は別の計数器の出力であってこれは各フレーム周期の経過時間を計数する。出力タイミング制御装置704並びに順序パターン発生器710機能は共に、マイクロプロセッサまたはひとつまたは複数の対応表のいずれかを使用して実施される。

【0021】順序パターンが変更される点、また同様に順序パターン自体も表示画像の中で錯視が生成されることを防止するように錯覚に選択される。ほとんどのビデオ源が生成するビデオ信号のフレーム速度は、50Hz、59.94Hz、60Hzまたは72Hzのいずれかである。72Hzフレーム速度は表示システムをスポーク同期モードとし、これは色回転板速度を60Hzまで低下させる。従って、表示システムの色回転板周期は50Hz、59.94Hzまたは60Hzのいずれかである。もしもひとつの順序パターンと次の間の切り替わり点がこれらの共通周波数のひとつに近すぎる場合、ビデオ源が不安定であるとふたつの順序パターンの間での切り替わりが頻繁に生じる結果となる。ふたつの順序パターンの間の頻繁な切り替えの可能性を取り除くために、切り替わり点は共通表示周波数の許容帯域を避けるように選ばれる。

【0022】ここに教えるところの実施例は第一義的に色回転板の回転速度の変動を補償することに焦点を当てているが、ここに開示されている発明はまた、色回転板を用いたシステムを種々のフレーム速度に適合させることを可能としている。更に、色回転板を用いないシステ

8

ムでもまた、ここに開示されている本発明の新奇な特徴を使用して、異なるフレーム速度のビデオ信号を効率的に表示出来る。色回転板の周期を測定する代わりに、色回転板を用いないシステムでは通常は入力ビデオ信号のフレーム周期を測定する。

【0023】従って、この点に関しこれまで表示されるデータフレーム周期を制御するためのシステム並びにその方法に関する特定の実施例を開示してきたが、この様な特定の参照例が添付の特許請求の範囲に記載されている内容以外に、本発明の範囲を制限することは意図していない。更に、本発明をある特定の実施例に関連して説明してきたが、これ自体が更に別の改変を当業者に示唆していることは理解されよう、その様な全ての改変が添付の特許請求の範囲に落ちるようにカバーすることを意図している。

【0024】以上の説明に関し更に以下の項を開示する。

(1) ビデオデータの表示周期をビデオ信号のフレーム速度に整合させるように制御するための方法であって：ビデオ信号のフレーム周期を測定し；前記ビデオ信号の前記フレーム周期に基づいて最適フレーム順序パターンを、該順序パターンがその期間中に画像データの一ビットが表示される一連の区切りを含むように選択し；前記フレーム順序パターンの前記区切りの各々の表示周期を前記測定されたフレーム周期並びに前記選択されたフレーム順序パターンに基づいて決定し；前記画像データの一部を空間光変調器の中にロードして、前記空間光変調器が入射光を選択的に変調するようにし；そして前記フレーム順序パターンの前記区切りの各々に対して前記ロード手順を繰り返す、以上の手順を含む前記方法。

【0025】(2) 第1項記載の方法に於いて、前記測定手順がビデオ信号基準信号が発生する間のクロック信号数を計数する事を含む、前記方法。

【0026】(3) 第2項記載の方法に於いて、前記ビデオ基準信号が垂直同期信号である、前記方法。

【0027】(4) 第1項記載の方法に於いて、前記画像データの少なくとも一部が、前記空間光変調器の中に単一フレーム周期の期間中に少なくとも二度ロードされる前記方法。

【0028】(5) ビデオデータの表示周期を色回転板の速度に整合させるように制御するための方法であって：色回転板のフレーム周期を測定し；前記色回転板の前記フレーム周期に基づいて最適フレーム順序パターンを、該順序パターンがその期間中に画像データの一ビットが表示される一連の区切りを含むように選択し；前記フレーム順序パターンの前記区切りの各々の表示周期を前記測定されたフレーム周期並びに前記選択されたフレーム順序パターンに基づいて決定し；前記画像データの一部を空間光変調器の中にロードして、前記空間光変調器が入射光を選択的に変調するようにし；そして前記フ

(6)

特開平9-44115

9

10

レーム順序パターンの前記区切りの各々に対して前記ロード手順を繰り返す、以上の手順を含む前記方法。

【0029】(6) 第5項記載の方法に於いて、前記測定手順が色回転板基準信号が発生する間のクロック信号数を数値する事を含む、前記方法。

【0030】(7) 第5項記載の方法に於いて、前記画像データの少なくとも一部が、前記空間光変調器の中に単一フレーム周期の期間中に少なくとも二度ロードされる前記方法。

【0031】(8) 表示システム用表示制御装置であって、ビデオ信号の周期を測定するための計数器と；画像の各々の画素に対して少なくとも二ビットのデータを含む画像データを格納するためのフレームメモリと；前記画像データを前記フレームメモリから受信し、前記画像データにตอบสนองして光を変調するための交換光変調器と；前記フレームメモリから前記交換光変調器への前記画像データの転送を制御するための順序パターン発生器で、前記計数器で測定された色回転板の周期に基づいて、各々の画素の前記少なくとも二ビットのデータが転送される順番を変更する、前記順序パターン発生器と；そして前記画像データの前記フレームメモリと前記空間光変調器との間の転送を、前記計数器で測定されたビデオ信号の周期に基づいて制御するための、出力タイミング制御装置とを含む、前記表示制御装置。

【0032】(9) 第8項記載の表示制御装置に於いて、前記順序パターン発生器が対応表である、前記表示装置。

【0033】(10) 第8項記載の表示制御装置に於いて、前記出力タイミング制御装置がマイクロプロセッサである、前記表示装置。

【0034】(11) 第8項記載の表示制御装置に於いて、前記表示システムがデジタル式鏡素子である、前記表示制御装置。

【0035】(12) 表示システム用表示制御装置であって、色回転板の周期を測定するための計数器と；画像の各々の画素に対して少なくとも二ビットのデータを含む画像データを格納するためのフレームメモリと；前記画像データを前記フレームメモリから受信し、前記画像データにตอบสนองして光を変調するための交換光変調器と；前記フレームメモリから前記交換光変調器への前記画像データの転送を制御するための順序パターン発生器で、前記計数器で測定された色回転板の周期に基づいて、各々の画素の前記少なくとも二ビットのデータが転送される順番を変更する、前記順序パターン発生器と；そして前記画像データの前記フレームメモリと前記空間光変調器との間の転送を、前記計数器で測定された色回転板の周期に基づいて制御するための、出力タイミング制御装置とを含む、前記表示制御装置。

【0036】(13) 第12項記載の表示制御装置に於いて、前記順序パターン発生器が対応表である、前記表

示装置。

【0037】(14) 第12項記載の表示制御装置に於いて、前記出力タイミング制御装置がマイクロプロセッサである、前記表示装置。

【0038】(15) 第12項記載の表示制御装置に於いて、前記表示システムがデジタル式鏡素子である、前記表示制御装置。

【0039】(16) ビデオデータの表示周期制御方法並びにそのシステムであって、これは表示されるビデオデータのフレーム周期と色回転板の速度とを整合させる。色回転板の速度を測定して表示周期を決定する。最適フレーム順序パターンを表示周期に基づいて選択し、画像データを表示するために使用するフレーム周期の部分を最大にする一方で表示画像の中に生成される錯視を最少化する。フレーム順序パターンの各々区切りに対する表示周期は色回転板の周期と一致するようにスケール変更され、そして画像データの各ビットが空間光変調器の中にロードされ、適当な時間に表示される。

【図面の簡単な説明】

【図1】デジタル式微小鏡を使用した表示システムのブロック図。

【図2】図1の表示システムと類似の単色表示システムの、ひとつのフレーム周期の間に表示される画像データの各々のビットの表示周期を示す時間線を表わす図。

【図3】図1の表示システムで使用される色回転板のひとつの実施例の平面図。

【図4】図3の色回転板で生成される色周期を示す時間線を表わす図。

【図5】三つの異なる速度で回転する三つに区切られた色回転板で生成される色周期を示す時間線と、その結果である色表示周期を表わす図。

【図6】八ビット画像データワードを表示するために使用される、順序パターンのひとつの実施例を示す時間線を表わす図。

【図7】図1の表示制御器のひとつの実施例のブロック図であり、各画像データビットに対する表示区切りの順番並びに間隔を決定する順序パターンの選択及びスケール変更を使用される。

【符号の説明】

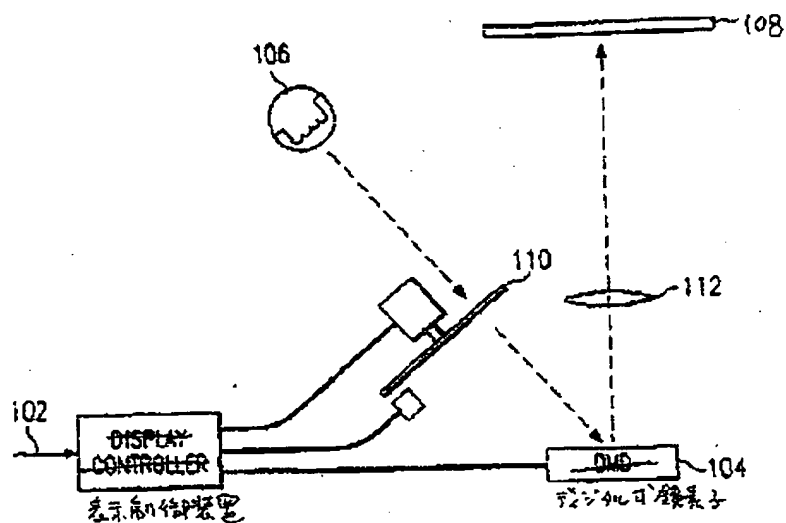
102 入力画像データ
104 デジタル式鏡素子
106 光源
108 表示スクリーン
112 投影レンズ
302 色回転板
502、504、506、508 時間線
702 計数器
704 出力タイミング制御装置
706 フレームメモリ
708 デジタル式鏡素子

特開平9-44115

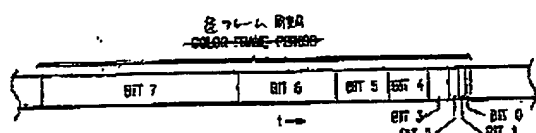
11

7-10 順序パターン発生器

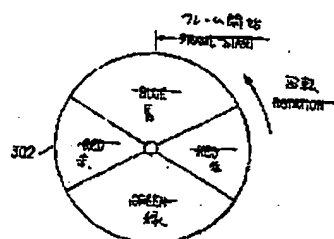
【图 1】



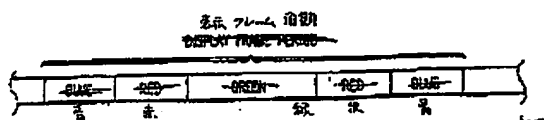
【图2】



【图3】



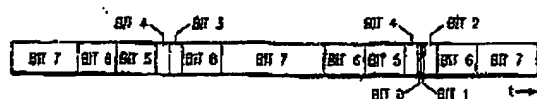
【圖4】



【図5】



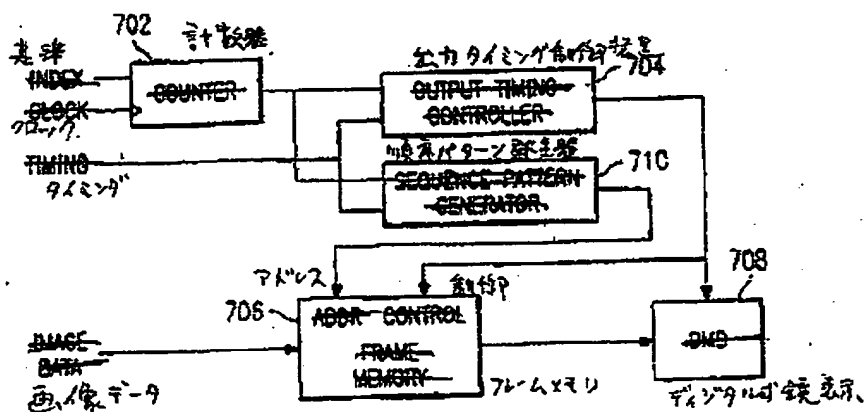
【圖6】



(8)

特開平9-44115

【図7】



フロントページの続き

(72)発明者 マーク エル. パートン
 アメリカ合衆国テキサス州ダラス、メドウ
 デール レーン 3755